

Title: Compensation current source device with a threshold voltage

Abstract:

A compensation current source device with a threshold voltage is connected to a predetermined bias, a predetermined bias current, a first predetermined voltage, a second predetermined voltage, a first reference voltage, and a second reference voltage for outputting a predetermined current. The compensation current source device with a threshold voltage includes a current source MOS transistor, which has a gate terminal subjected to the predetermined bias, a first terminal coupled to the first predetermined voltage, and a second terminal outputting the predetermined current. The device is characterized by that a first MOS transistor has a gate terminal, a first terminal, and a second terminal coupled to the first reference voltage for supplying the predetermined bias to the gate terminal of the current source MOS transistor; the gate terminal and the first terminal of the first MOS transistor are together coupled to the gate terminal of the current source MOS transistor; a second MOS transistor has a gate terminal coupled to the second reference voltage, a first terminal coupled to the first terminal and the gate terminal of the first MOS transistor for supplying the predetermined bias current to the first MOS transistor, and a second terminal coupled to the second predetermined voltage.

230284

公告本

申請日期	88.3.16
案號	83102293
類別	H03M 1/66

A4
C4

(以上各欄由本局填註)

(請先閱讀背面之注意事項再填寫本頁各欄)

發明專利說明書

一、發明 創作 名稱	中文	臨限電壓補償電流源裝置
	英文	
二、發明人 創作	姓名	1. 吳重兩 2. 楊旭沅
	籍貫 (國籍)	中華民國
三、申請人	住、居所	1. 新竹市大學路1001號交大電子研究所 2. 桃園縣龍潭鄉民豐街七號
	姓名 (名稱)	行政院國家科學委員會
經濟部中央標準局印製	籍貫 (國籍)	中華民國
	住、居所 (事務所)	台北市和平東路二段一〇六號十八樓
	代表人 姓名	郭南宏

四、中文發明摘要(發明之名稱：臨限電壓補償電流源裝置)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

1 一種臨限電壓補償電流源裝置，適用於一既定偏壓、一既定偏壓電流、一第一既定電壓、一第二既定電壓、一第一參考電壓以及一第二參考電壓，以輸出既定電流，而上述臨限電壓補償電流源裝置包括：

5 一電流源 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述電壓源 MOS 電晶體的第一端耦合至上述第一既定電壓，而其閘極端受上述既定偏壓而由其第二端輸出上述既定電流；其特徵在於：一第一 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述第一 MOS 電晶體的閘極端及第一端耦合至上述電流源 MOS 電晶體的閘極，而其第二端耦合至上述第一參考電壓，以供給上述既定偏壓至上述電流源 MOS 電晶體的閘極；以及

英文發明摘要(發明之名稱：

15

20

230284

A5

B5

四、中文發明摘要(發明之名稱：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

打

線

1 一第二 MOS 電晶體，具有一閘極端、一第一端以及一
第二端，且上述第二 MOS 電晶體的第二端耦合至上述第二
既定電壓，而其閘極端耦合至上述第二參考電壓，同時其
第一端耦合至上述第一 MOS 電晶體的第一端及閘極端，以
5 供給上述既定偏壓電流至上述第一 MOS 電晶體。

10

英文發明摘要(發明之名稱：

15

20

附註：本案已向 國(地區) 申請專利，申請日期： 索號：

- 3 -

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明(1)

1 本發明係有關於一種臨限電壓補償電流源裝置，特別
有關於一種電流值隨著兩 MOS 電晶體的臨限電壓 (threshold
voltage) 差值變化，而不再隨著單一 MOS 電晶體之臨限電
(threshold voltage) 變化的臨限電壓補償電流源裝置。

5 近年來有許多高速互補式金氧半數位類比轉換器 (CMOS
digital-to-analog converter) 採用切換電流式陣列 (switching-current
array) 來設計 (如第 1 圖所示)。而這種採用切換電流式陣
列的數位類比轉換器能夠達成非常高的轉換速度，因此被
大量採用於高速信號處理，但是受限於電流源之間的電流
10 誤差而無法得到高解析或是高良率的數位類比轉換器。

請參照第 2 圖，第 2 圖係顯示第 1 圖中所示之切換式
電流源的電路圖。習知切換式電流源 1 主要係以一電流源
MOS 電晶體 (例如 NMOS 電晶體) M1 並利用電流鏡的方法
產生電流陣列，而上述電流源 MOS 電晶體 M1 的電流 I1
15 可表示成下式：

$$I_1 = K \frac{W_1}{L_1} = (V_a - V_{th1})^2 \dots \dots \dots \quad (1)$$

其中， $K = U_n C_0 / 2$

U_n = 表面移動率

C_0 = 每單位面積的通道氧化電容

W_1 = 通道寬度

五、發明說明(2)

(請先閱讀背面之注意事項再填寫本頁)

L1 = 通道長度

V_{th1} = 臨限電壓V_a = 閘極的偏壓

由上述式(1)可知，上述電流 I₁，係隨著上述電流源 MOS 電晶體 M₁ 的臨限電壓 V_{th1} 變化，故對於一個高速且高解析度的數位類比轉換器(如第 1 圖所示)而言，電流陣列必須佔用很大的矽晶面積，而於各電流源間因電晶體的臨限電壓在晶片上的漂移所造成的電流誤差將會很大。當然也就很難達成高解析度的目標。

有鑑於此，本發明之目的係為了解決上述問題而提供一種臨限電壓補償電流源裝置，適用於一既定偏壓、一既定偏壓電流、一第一既定電壓、一第二既定電壓、一第一參考電壓以及一第二參考電壓，以輸出既定電流，而上述臨限電壓補償電流源裝置包括：

一電流源 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述電壓源 MOS 電晶體的第一端耦合至上述第一既定電壓，而其閘極端受上述既定偏壓而由其第二端輸出上述既定電流；

其特徵在於：

一第一 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述第一 MOS 電晶體的閘極端及第一端耦合至上述電流源 MOS 電晶體的閘極，而其第二端耦合至上述第一參考電壓，以供給上述既定偏壓至上述電流源 MOS 電晶體的閘極；以及

裝訂線

線

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(3)

一 第二 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述第二 MOS 電晶體的第二端耦合至上述第二既定電壓，而其閘極端耦合至上述第二參考電壓，同時其第一端耦合至上述第一 MOS 電晶體的第一端及閘極端，以供給上述既定偏壓電流至上述第一 MOS 電晶體。

其中，上述第一 MOS 電晶體及第二 MOS 電晶體分別為 NMOS 電晶體及 PMOS 電晶體，且其第一端及第二端分別為汲極端及源極端。

又上述電流源 MOS 電晶體為 NMOS 電晶體，且其第一端及第二端分別為汲極端及源極端。

依據上述本發明之臨限電壓補償電流源裝置，由於藉由第一 MOS 電晶體來提供偏壓給電流源 MOS 電晶體，同時藉由第二 MOS 電晶體來提供偏壓電流給上述第一 MOS 電晶體，故上述電流源 MOS 電晶體所輸出的電流將隨著兩電晶體的臨限電壓差值變化，而不再是隨著單一電晶體的臨限電壓變化，進而能夠大幅地降低因臨限電壓漂移所引起的電流誤差。且由於能夠大幅地降低電流源陣列的線性誤差，故能夠用於獲得高解析度的視頻數位類比轉換器。

以下，就圖式說明本發明之臨限電壓補償電流源裝置的實施例。

圖式簡單說明

第 1 圖係顯示習知互補式金氣半數位類比轉換器的電路圖；

第 2 圖係顯示第 1 圖中所示之切換式電流源的電路圖

五、發明說明(4)

第3圖係顯示本發明之臨限電壓補償電流源裝置的電路圖；

第4圖(a)及(b)係分別顯示第2圖及第3圖所示電流源經SPICE Monte Carlo模擬結果的曲線圖；以及

第5圖係顯示利用第3圖所示本發明之電流源裝置所構成的數位類比轉換器的電路圖。

請參照3圖，第3圖係顯示本發明之臨限電壓補償電流源裝置的電路圖。本發明之臨限電壓補償電流源裝置乙係適用一既定偏壓 V_a 、一既定偏壓電流 I_c 、一第一既定電壓、一第二既定電壓 V_{dd} 、一第一參考電壓 VR_1 以及一第二參考電壓 VR_2 ，以輸出既定電流 I_2 。且上述本發明之臨限電壓補償電流源裝置乙係包括：一電流源MOS電晶體 M_2 、一第一MOS電晶體 M_c 以及一第二MOS電晶體 M_p 。

上述電流源MOS電晶體 M_2 可以是NMOS電晶體或PMOS電晶體，但在圖中係以NMOS電晶體。且上述電流源MOS電晶體 M_2 的汲極端耦合至上述第一既定電壓（即圖中上方電晶體所施加的電壓），而其閘極端受上述既定偏壓 V_a 而由其源極端輸出上述既定電流 I_2 。

上述第一MOS電晶體（例如NMOS電晶體） M_c 的閘極端及汲極端係耦合至上述電流源MOS電晶體 M_2 的閘極端，而其源極端係耦合至上述第一參考電壓 VR_1 ，以供給上述既定偏壓 V_a 至上述電流源MOS電晶體 M_2 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明(5)

上述第二 MOS 電晶體（例如 PMOS 電晶體） M_p 的源極端耦合至上述第二既定電壓 V_{dd} ，而其閘極端耦合至上述第二參考電壓 VR_2 ，同時其汲極端耦合至上述第一 MOS 電晶體 Mc 的汲極端及閘極端，以供給上述既定偏壓電流 I_c 至上述第一 MOS 電晶體 Mc 。

又上述第一 MOS 電晶體 Mc 亦可是 PMOS 電晶體，而第二 MOS 電晶體亦可是 NMOS 電晶體，同時將上述第二既定電壓 V_{dd} 改成接地即可。

由上述式(1)可知，上述電流源 MOS 電晶體 M_2 的輸出電流 I_2 可表示成下式：

$$I_2 = K \frac{W_2}{L_2} (V_a - V_{th2})^2$$

$$= K \frac{W_2}{L_2} (VR_1 + dv + V_{thc} - V_{th2})^2 \dots\dots\dots (2)$$

其中， $dv = V_a - VR_1 - V_{thc}$

(dv 的值由流經上述第二 MOS 電晶體 M_p 的電流 I_c 來決定)

裝

訂

線

V_{th2} ：上述電流源 MOS 電晶體 M_2 的臨限電壓

V_{thc} ：上述第一 MOS 電晶體 Mc 的臨限電壓

由上述式(2)可知，上述電流 I_2 將隨著第一 MOS 電晶體 Mc 的臨限電壓 V_{thc} 與上述電流源 MOS 電晶體 M_2 的臨限電壓 V_{th2} 的差值而變化，而不是僅隨著上述電流源 MOS

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明(6)

電晶體 M2 的臨限電壓 V_{th2} 變化，因此，只要將上述二MOS 電晶體 M2 、 M_c 能夠相臨佈局，則上述二臨限電 V_{th2} 、 V_{thc} 的差值的變化也就會很小。此外，由於上述二臨限電壓 V_{th2} 、 V_{thc} 的差值遠小於上述第一參考電壓 VR_1 ，故上述二臨限電壓 V_{th2} 、 V_{thc} 的差值的變化所造成影響也要比習知者小很多。於是，因為臨限電壓漂移所引起的電流誤差也就大幅地降低。

又考慮上述第二 MOS 電晶體 M_p 對上述電流 I_2 所造成影響，則上述式(2)可改寫成與上述既定偏壓電流 I_c 有關的式子如下：

$$I_2 = K \frac{W_2}{L_2^2} = (VR_1 + V_{thc} - V_{th2} + L_c I_c / K W_c)^2 \dots \dots (3)$$

由上述式(3)可知，上述第一參考電壓 VR_1 越大，且上述既定偏壓電流 I_c 及 L_c / W_c 越小，則上述電流 I_2 越不容易受到上述偏壓電流 I_c 變化的影響。因此，在設計上可令 $I_c \ll I_2$ 以降低上述偏壓電流 I_c 變化所造成的影響。且很小的上述偏壓電流 I_c 對於降低偏壓線上的壓降也是必須的。

如第4圖(a)及(b)所示，經由 SPICE Monte-Carlo 的模擬證明，當 NMOS 電晶體的臨限電壓變化於 $\pm 0.1V$ 之內，且 PMOS 電晶體的臨限電壓變化於 $\pm 20\text{mV}$ 之內，則上述本發明的電流源裝置 (如第3圖所示)要比習知者 (如第2圖所示)好二十倍。

又上述本發明的臨限電壓補償電流源裝置可用於數位類比較換器 (如第5圖所示)，而 10 位元 125 - MHz 數位

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明(7)

類比轉換器已經被設計及製造成功，其特性如表 1 所示。
 此數位類比轉換器不但具有高性能，且而也具有高良率。

表 1：採用本發明之臨界電壓補償電流源
 的數位類比轉換器的特性

Resolution	10 bits
Differential Nonlinearity	0.21 LSB
Integral Nonlinearity	0.23 LSB
Conversion rate	125MS/s
Settling Time(± 1/2 LSB)	<8ns
Rise/Fall time (10 ~ 90 %)	3ns
Glitch Energy	150psV
Power Dissipation	150 mWatts
Supply Voltage	5V
Process	0.8 μm CMOS
Chip Size (without pads)	1.8mm×1.0mm

如上所述，依據上述本發明之臨限電壓補償電流源裝置，由於藉由第一 MOS 電晶體來提供偏壓給電流源 MOS 電晶體，同時藉由第二 MOS 電晶體來提供偏壓電流給上述第一 MOS 電晶體，故上述電流源 MOS 電晶體所輸出的電流將隨著兩電晶體的臨限電壓差值變化，而不再是隨著單一電晶體的臨限電壓變化，進而能夠大幅地降低因臨限電壓漂移所引起的電流誤差。且由於能夠大幅地降低電流源陣列的線性誤差，故能夠用於獲得高解析度的視頻數位類比轉換器。

雖然本發明以較佳實施例揭露如上，然其並非用以限

230284

A6

B6

五、發明說明(8)

定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

5
10
15
20
裝
訂
線

六、申請專利範圍

1. 一種臨限電壓補償電流源裝置，適用於一既定偏壓、一既定偏壓電流、一第一既定電壓、一第二既定電壓、一第一參考電壓以及一第二參考電壓，以輸出既定電流，而上述臨限電壓補償電流源裝置包括：

一電流源 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述電壓源 MOS 電晶體的第一端耦合至上述第一既定電壓，而其閘極端受上述既定偏壓而由其第二端輸出上述既定電流；

其特徵在於：

一第一 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述第一 MOS 電晶體的閘極端及第一端耦合至上述電流源 MOS 電晶體的閘極，而其第二端耦合至上述第一參考電壓，以供給上述既定偏壓至上述電流源 MOS 電晶體的閘極；以及

一第二 MOS 電晶體，具有一閘極端、一第一端以及一第二端，且上述第二 MOS 電晶體的第二端耦合至上述第二既定電壓，而其閘極端耦合至上述第二參考電壓，同時其第一端耦合至上述第一 MOS 電晶體的第一端及閘極端，以供給上述既定偏壓電流至上述第一 MOS 電晶體。

2. 如申請專利範圍第 1 項所述之臨限電壓補償電流源裝置，其中，上述第一 MOS 電晶體及第二 MOS 電晶體分別為 NMOS 電晶體及 PMOS 電晶體，且其第一端及第二端分別為汲極端及源極端。

3. 如申請專利範圍第 1 或 2 項所述之臨限電壓補償電

(請先閱讀背面之注意事項再填寫本頁)

裝

行

線

230284

A7
B7
C7
D7

六、申請專利範圍

流源裝置，其中，上述電流源 MOS 電晶體為 NMOS 電晶體，
且其第一端及第二端分別為汲極端及源極端。

(請先閱讀背面之注意事項再填寫本頁)

裝

打

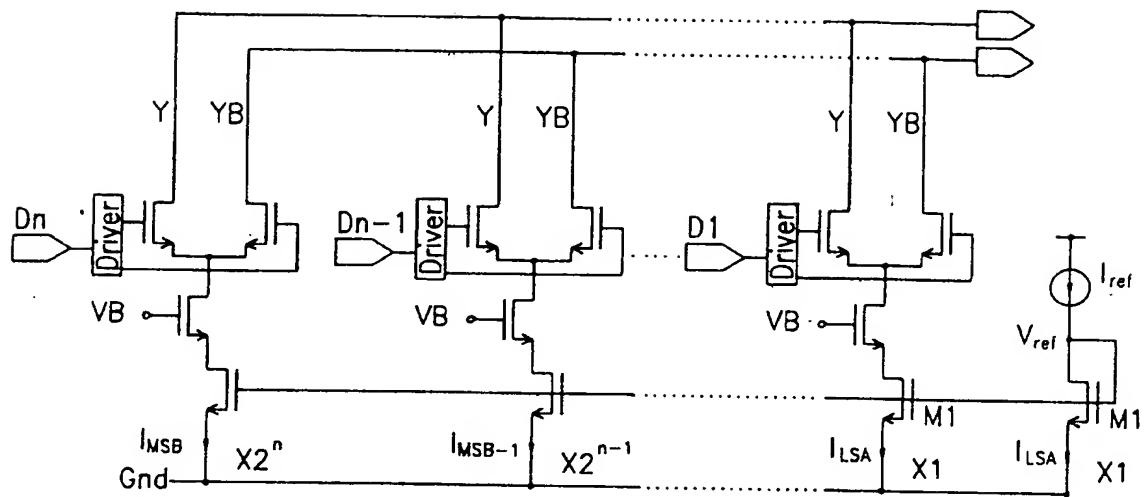
線

0

15

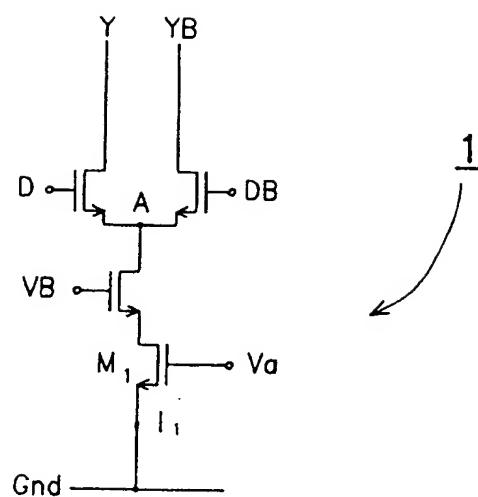
20

230284

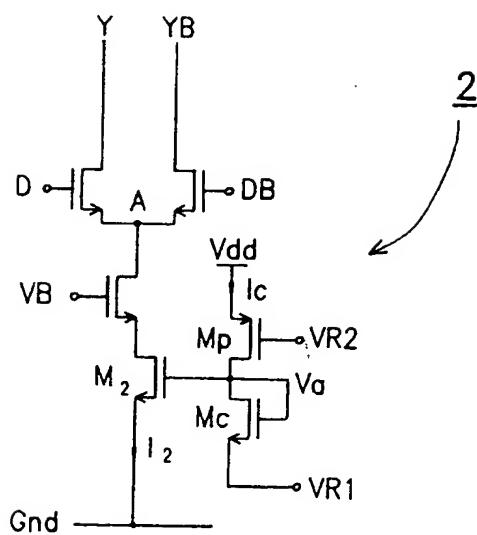


第 1 圖

230284

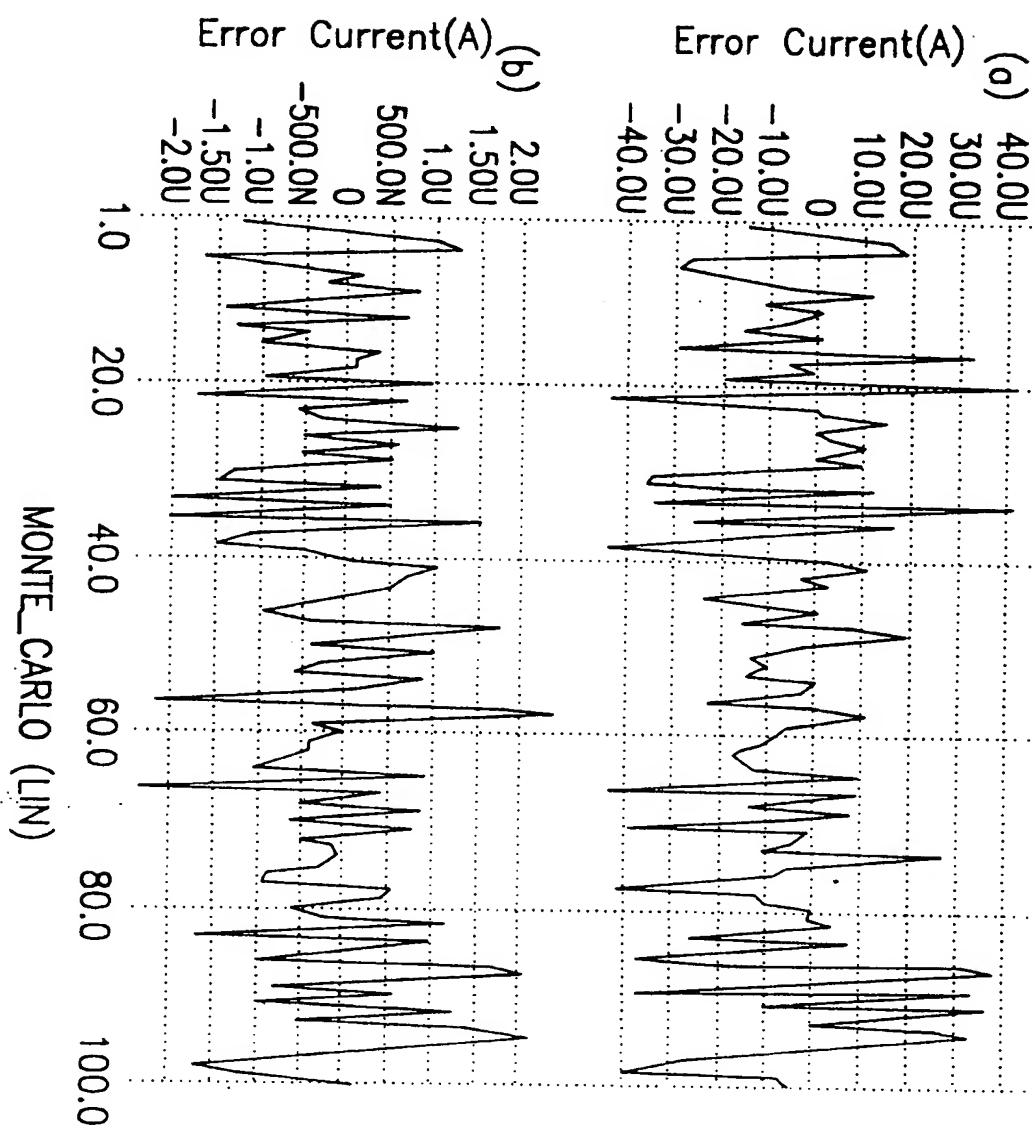


第 2 圖



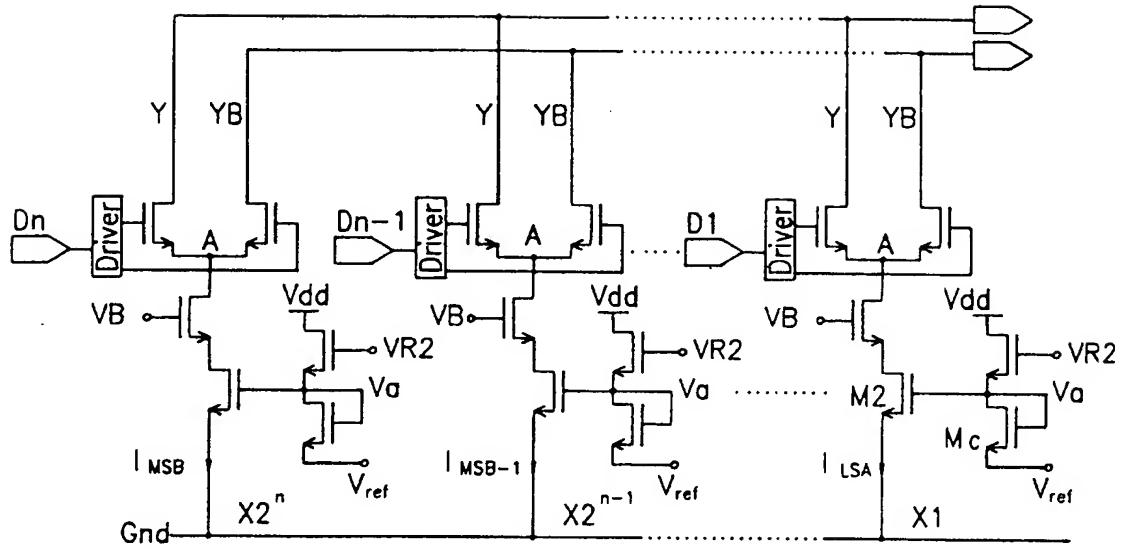
第 3 圖

230284



第 4 圖

230284



第 5 圖